УДК 681.3

# Расчет вероятности безотказной работы бортовых модулярных специализированных вычислителей и систем со структурно-временным резервированием

Захаров И. Л., Финько О. А.

Постановка задачи: результативность применения беспилотной авиации напрямую связана с ростом требований к количеству и сложности решаемых задач, в частности, по обработке потоков видовых данных и их передаче по радиоканалам связи, а также увеличением сроков автономного функционирования. Возрастает количество и увеличивается разнообразие датчиков многопоточного приема разведывательной информации (в оптическом, инфракрасном, дециметровом и др. диапазонах волн). Для ее обработки реализуются алгоритмы сжатия, распознавания и фильтрации изображений и сигналов. Все это приводит к возрастанию требований не только к производительности бортовых вычислительных средств обработки информации, но и к уровню их энергопотребления и надежности. Это должно достигаться с одной стороны - высоким уровнем параллелизма обработки информации, реализуемым бортовой вычислительной системой, а с другой - развитыми методами обеспечения отказоустойчивости при жестких ограничениях на уровень энергопотребления. Решение поставленных задач применением только различных методов резервирования (дублирования, троирования) не позволяет обеспечить уровень энергопотребления, который бы, в свою очередь, соответствовал необходимым требованиям, предъявляемым к срокам автономного функционирования перспективных беспилотных летательных аппаратов (БЛА). Цель статьи – обеспечение требуемого уровня надежности бортовой высокопроизводительной системы специализированных вычислителей (СВ) БЛА с ограниченными аппаратурными затратами. Используемые методы: предполагается, что для реализации алгоритмов цифровой обработки изображений и сигналов используются методы многомодульных теоретико-числовых преобразований, а также методы построения отказоустойчивых вычислительных структур со структурно-временным резервированием. Методы избыточной модулярной арифметики позволяют реализовать эффект скользящего резервирования (резервирования замещением) без использования коммутационных устройств. Новизна: сочетание структурного и временного резервирования позволяет достичь рационального состава аппаратных средств (и уменьшения энергопотребления СВ по сравнению с традиционными методами обеспечения надежности) за счет обеспечения более точного соответствия структуры СВ БЛА модели отказов. Пропорции и показатели структурной и временной избыточности определяются с учетом статистических особенностей долговременных и кратковременных отказов (сбоев). Для организации структурно-временного резервирования модулярных СВ (МСВ) разработана модель универсального процессорного элемента, осуществляющего вычисления по различным заранее заданным модулям. В основе его построения лежит представление многозначных логических функций в виде модулярных форм арифметических полиномов. Результаты: 1) структурнофункциональная модель МСВ со структурно-временным резервированием, позволяющая осуществлять высокопроизводительные вычисления по параллельным вычислительным каналам (ВК) и обладающая сравнительно наибольшей отказоустойчивостью; 2) структурная модель бортовой системы СВ со скользящим резервированием, составной частью которой являются однородные МСВ со структурно-временным резервированием; 3) структурная модель процессорного элемента, осуществляющего вычисления по произвольному модулю; 4) методика расчета вероятности безотказной работы (ВБР) МСВ со структурно-временным резервированием. Показано, что для системы, состоящей из пяти 64-разрядных СВ, преимущество разработанного решения в сокращении аппаратурных затрат по сравнению с традиционными составило 2,4 раза; средняя наработка на отказ возросла в 3,071 раза. Практическая значимость: полученные результаты позволяют создавать бортовые системы СВ БЛА с заранее заданными показателями надежности при ограничениях на объем аппаратурных затрат и энергопотребление. Это, в свою очередь, должно обеспечить работоспособное состояние бортовой системы СВ БЛА как на срок автономного функционирования (время целевого вылета), так и на общий период эксплуатации (увеличенный ресурс).

Ключевые слова: бортовой специализированный вычислитель, система остаточных классов, модулярная арифметика, беспилотный летательный аппарат, робототехнический комплекс, надежность вычислительных устройств и систем.

### Библиографическая ссылка на статью:

Захаров И. Л., Финько О. А. Расчет вероятности безотказной работы бортовых модулярных специализированных вычислителей и систем со структурно-временным резервированием // Системы управления, связи и безопасности. 2019. № 4. С. 342-380. DOI: 10.24411/2410-9916-2019-10414.

### **Reference for citation:**

Zakharov I. L. Finko O. A. A reliability function calculation of onboard modular specialized computers and structural and time redundancy systems. *Systems of Control, Communication and Security*, 2019, no. 4, pp. 342-380. DOI: 10.24411/2410-9916-2019-10414 (in Russian).

### Введение

В настоящее время в интересах различных структур и государственных организаций беспилотные летательные аппараты (БЛА) используются при решении задач в условиях, когда применение пилотируемой авиации невозможно или нецелесообразно. В состав бортового оборудования БЛА в качестве обязательного элемента входят специализированные средства цифровой обработки информации (ЦОИ), содержащие один или несколько специализированных вычислителей (СВ) [1]. В настоящее время большое внимание при ЦОИ уделяется параллельным методам реализации ее алгоритмов [2, 3]. Распараллеливание выполнения арифметических операций направлено, прежде всего, на достижение требуемой производительности, обеспечивающей возможность обработки информации в реальном масштабе времени (выполнение одной итерации алгоритма в течение периода дискретизации обрабатываемых сигналов). При разработке различных систем БЛА, в частности – вычислительных, учитывается сочетание: «аппаратурные затраты / надежность».

Современные СВ БЛА соответствуют предъявляемым заказчиками тактико-техническим требованиям. В свою очередь, при разработке перспективных образцов БЛА и их вычислительной составляющей, требуется учитывать тенденцию к многофункциональности (увеличивающемуся количеству одновременно решаемых задач на борту) и возрастающему объему обрабатываемой в режиме реального времени информации, что неизбежно приводит к увеличению количества СВ или вычислительных ядер. Обеспечение требуемой надежности таких систем СВ на борту БЛА традиционными способами (дублирование, мажорирование) [4, 5] приводит к недопустимым аппаратурным затратам. Это вызывает необходимость разработки новых решений, обеспечивающих требуемую надежность системы бортовых СВ перспективных БЛА в условиях ограничения на допустимую массу и энергопотребление.

### Обоснование выбора используемого в решении метода

Существуют традиционные способы повышения надежности вычислительных систем, такие как: дублирование, мажорирование (например «2 из 3»), скользящее резервирование. Недостаток дублирования и мажорирования состоит в том, что часть оборудования простаивает или дублирует работу вплоть до отказа одного из компонентов (высокие аппаратурные затраты), а скользящее резервирование требует обеспечения однородности элементов системы. В то же время, важным преимуществом скользящего резервирования являются существенно меньшие аппаратурные затраты [6].

Недостатков традиционных способов можно избежать, внедрив средства повышения надежности в системах бортовых СВ БЛА на уровне архитектуры. Предлагается использовать математический аппарат модулярной арифметики (МА), что должно позволить существенно повысить отказоустойчивость и уменьшить аппаратурные затраты при проектировании СВ по сравнению с традиционными способами. Чешский ученый М. Валах в 1955 году предложил для кодирования целых чисел в вычислительной технике использовать кольцо вычетов по составному модулю с попарно взаимно простыми основаниями. После первых публикаций эта идея была с энтузиазмом подхвачена мировой научной общественностью в области компьютерных технологий. В Советском Союзе первые открытые публикации по модулярной арифметике начали появляться начиная с 1964 г. Затем эти труды и монография Акушского И. Я. и Юдицкого Д. И. [7] стимулировали независимые исследования в конце 60-х годов. Наиболее значимый вклад в разработку высоконадежных модулярных вычислительных структур в СССР внесли: Торгашев В. А. [8], Амербаев В. М. [9], Краснобаев В. А. [10], Червяков Н. И. [11, 12] и др. На сегодняшний день применение МА в вычислительных системах для высокоскоростной, надежной и высокоточной обработки информации в качестве предмета исследования до сих пор остается актуальным для зарубежных и отечественных исследователей [13-20].

В МА числа представляются в базисе попарно взаимно простых чисел, называемых модулями:  $p_1, p_2, ..., p_k$ ;  $(p_i, p_j) = 1$ ; i, j = 1, ..., k для  $i \neq j$ . Произведение всех модулей  $P = \prod_{i=1}^{n} p_i$  называется динамическим числовым (информационным) диапазоном системы. Любое целое число  $0 \le Z < P$  может образом MA быть единственным представлено В В виле вектора  $z_2$  ...  $z_k$ ], где  $z_i = |Z|_{p_i}$  – наименьший неотрицательный вычет от Z по  $[Z_1]$ модулю  $p_i$  для i = 1, ..., k [21].

Типовая структура МСВ [22] представлена на рис. 1.



Команды управления реконфигурацией

Рис. 1. Типовая структура МСВ с контролем (коррекцией) ошибок вычислений

Операнды подаются одновременно на все входные преобразователи по соответствующему модулю [23]. В соответствующих ВК выполняются необходимые преобразования (по модулю) и вычисленные значения в соответствующих полях подаются на обратный преобразователь в позиционную систему счисления (ПСС).

Обратный преобразователь в ПСС необходим для выполнения [21]:

$$Y = \left| \sum_{i=1}^{k} \left| P_i^{-1} \right|_{p_i} z_i P_i \right|_{P},$$

где  $P_i = \frac{P}{p_i}$ . Элемент  $|P_i^{-1}|_{p_i}$  – мультипликативный обратный для  $P_i$  по моду-

лю  $p_i$ .

Такая структура позволяет:

- осуществлять высокопроизводительные вычисления благодаря параллельной природе операционных устройств;
- обеспечить процесс обнаружения и коррекции ошибок благодаря отсутствию зависимости между арифметическими блоками;
- введя сравнительно малое количество резервных ВК, повысить устойчивость к сбоям и отказам благодаря корректирующим свойствам кода МА.

Следует различать режимы функционирования МСВ:

1) режим обнаружения и коррекции ошибок вычислений, вызванных сбоями аппаратуры;

2) режим реконфигурации оборудования МСВ.

В режиме обнаружения и коррекции ошибок вычислений используются свойства избыточного кода МА [7]. В режиме реконфигурации оборудования МСВ предполагается, что обнаружение и локализация места отказа может быть осуществлено с помощью следующих возможностей: свойств избыточного кода МА (многократное повторение ошибки вычислений), методов тестового периодического диагностирования, дополнительными средствами встроенного контроля.

Таким образом, в МСВ реализован эффект скользящего резервирования в силу однородности своей структуры.

## Особенности резервирования МСВ

В МСВ возможно совместить различные виды резервирования.

1. Структурное резервирование (рис. 2).

Благодаря резервным ВК и корректирующим свойствам МА схема контроля (коррекции) и реконфигурации позволяет обнаруживать и исправлять однократные и многократные сбои, в том числе наступившие вследствие отказа одного или нескольких ВК (в том числе и резервных).

Особенности расчёта ВБР МСВ со структурным резервированием заключаются в следующем. Вычисления осуществляются по m + r ВК МСВ. Установим, что каждый из них является  $\frac{n}{m}$  – разрядным, где: n – разрядность рабочего динамического диапазона; m – количество основных ВК; r – количество резервных ВК.



Рис. 2. Диаграмма работы МСВ со структурным резервированием каналов

Вывод формулы для расчета надежности основывается на следующих допущениях:

- отказ аппаратуры любого разряда в ВК приводит к отказу всего ВК и, как следствие – к его долговременному (постоянному) недостоверному функционированию;
- сбой аппаратуры любого разряда в ВК приводит к сбою всего ВК и, как следствие – к его кратковременному недостоверному функционированию;
- полная ВБР (ПВБР) МСВ вероятность того, что число каналов, в которых единовременно произошел отказ или сбой не превышает *r* – 1.

Так как сбои в вычислительных системах случаются в десятки и сотни раз чаще, чем долговременные отказы, то при расчете искомой ПВБР перед вводимой интенсивностью отказов  $\lambda$  ставится множитель, например – 100.

Для вывода формулы ПВБР вводятся следующие допущения:

- ВБР - частный случай возникновения долговременных отказов (ВБоР) аппаратуры одного разряда ВК, описывается законом экспоненциального распределения:

$$a = e^{-\lambda t}$$

(1)

где  $\lambda$  – интенсивность отказов аппаратуры одного разряда; t – время (в часах);

- ВБР – как вероятность бессбойной работы (ВБсР) аппаратуры одного разряда ВК, описывается законом экспоненциального распределения:  $b = e^{-100\lambda t}$ . (2)

ПВБР одного ВК – это вероятность того, что в нем не произойдет ни одного сбоя и ни одного отказа. Она рассчитывается по выражению:  $(ab)^{\frac{n}{m}}$ . Следовательно, вероятность отказа (сбоя) одного ВК равна:  $1-(ab)^{\frac{n}{m}}$ .

ПВБР МСВ, представленного на рис. 2, состоит из суммы ПВБР для случаев 0, 1, ..., r-1 отказавших (сбойных) ВК, где r – количество резервных ВК.

Например, рассматривается случай отказа *i* ВК, *i* = 0, 1, ..., *r* – 1. Тогда количество таких случаев равно:  $C_{m+r}^i = \frac{(m+r)!}{i!(m+r-i)!}$  (число сочетаний без повторений) [24].

Исходя из этого, формула для расчета ПВБР: *Р*<sub>структурн.резерв.</sub> МСВ со структурным резервированием примет вид:

$$P_{\text{структурн. резерв.}} = \sum_{i=0}^{r-1} C_{m+r}^{i} (ab)^{\frac{n}{m}(m+r-i)} \left(1 - (ab)^{\frac{n}{m}}\right)^{i}.$$

2. Временное резервирование (рис. 3). В этом случае вычисления осуществляются за несколько этапов. На каждом этапе все ВК изменяют значения модуля, по которому они функционируют, а также определены один или несколько ВК, которые должны выполнять функцию резервных в процессе выявления и коррекции ошибок по окончанию всех этапов одного цикла вычислений. Позиции резервных ВК на каждом этапе изменяются.

Особенности расчёта ПВБР МСВ с временным резервированием заключаются в следующем.

Вычисления осуществляются по *m* ВК, каждый из которых является  $\frac{n}{mc-\tau}$  – разрядным, где: *n* – разрядность рабочего динамического диапазона; *c* – количество этапов вычислений;  $\tau$  – количество ВК (здесь и далее), выполняющих функцию резервных;  $m_j^i$  обозначает *j*-й ВК на *i*-м этапе вычислений (*i*=1,...,*c*; *j*=1,...,*m*);  $\alpha_k$  обозначает *k*-й ВК выполняющий функцию резервного в процессе выявления и коррекции ошибок,  $k = 1, ..., \tau$ .



Рис. 3. Диаграмма функционирования МСВ с временным резервированием каналов

Расчет надежности данного СВ основывается на следующих допущениях:

- отказ аппаратуры одного или нескольких разрядов в ВК приводит к отказу всего ВК и, как следствие – к его долговременному (постоянному) недостоверному функционированию во всех этапах;
- сбой аппаратуры одного или нескольких разрядов в ВК при условии отсутствия аппаратуры отказавших разрядов приводит к сбою всего ВК и, как следствие – к его кратковременному недостоверному функционированию в текущем этапе;
- ПВБР СВ с временным резервированием P<sub>врем. резервир.</sub> вероятность того, что число ВК, в которых за *с* этапов произошел или отказ или сбой меньше, чем τ – 1 (согласно свойствам MA).

Для вывода формулы Р<sub>врем. резервир.</sub> вводятся следующие допущения:

- ВБоР и ВБсР аппаратуры одного разряда описываются формулами (1) и (2); ВБоР одного ВК это вероятность того, что в нем не возникнет ни одного отказа (с детализацией до аппаратуры разрядов); она рассчитывается с помощью выражения: a<sup>n</sup>/mc-r</sub>, следовательно, вероятность отказа одного ВК: 1-a<sup>n</sup>/mc-r</sup>;
- ВБсР одного ВК это вероятность того, что в нем не возникнет ни одного сбоя в аппаратуре разрядов; она рассчитывается с помощью выражения: b<sup>n</sup>/mc-r</sub>; следовательно, вероятность сбоя в одном ВК: 1-b<sup>n</sup>/mc-r</sub>.

 $P_{\text{врем. резервир.}}$  МСВ, представленного на рис. 3, определяется суммой ПВБР для случаев i = 0, 1, ..., x отказавших ВК, где x – наибольшее натуральное число, удовлетворяющее неравенству:  $x \le \frac{\tau-1}{c}$ .

Например, рассмотрим случай *i* отказавших ВК i = 0, 1, ..., x. Тогда количество таких случаев равно  $C_m^i = \frac{m!}{i!(m-i)!}$ , где m – количество ВК.

Таким образом, искомая  $P_{\text{врем. резервир.}}$  определяется суммой произведений ВБР при возникновении только долговременных отказов:  $P_{\text{BFoP}}$  на ВБсР  $P_{\text{BFoP}}$  для каждого возможного количества отказов (от 0 до x).

Введем переменные: n – разрядность вычислителя; m – количество ВК; c – количество этапов;  $\tau$  – количество ВК, выполняющих функцию резервных в процессе выявления и коррекции ошибок, вызванных сбоями и/или отказами по окончанию всех этапов одного цикла вычислений;  $s = \frac{n}{mc-\tau}$  – разрядность одного ВК;  $l = \frac{\tau}{m}$  – коэффициент кратности.

ВБоР СВ при отсутствии отказов (0 отказов):

$$P_{\rm BEoP(0otk.)} = a^{\frac{n}{mc-\tau}m}.$$

Для количества возможных отказов от 1 до *х* необходимо учитывать, что в ВК, в которых произошел отказ, также могут произойти сбои и в аппаратуре остальных разрядов, которые уже не влияют на общую  $P_{\text{врем. резервир.}}$ , хотя имеют место быть. Поэтому  $P_{\text{недостов. раб. одн. ВК}} = 1 - (ab)^s$  – полная вероятность недостоверной работы одного ВК, которая в себя включает сумму сочетаний произведений ВБоР на ВБсР для аппаратуры всего возможного количества разрядов в одном ВК. Если из  $P_{\text{недостов. раб. одн. ВК}}$  вычесть произведение ВБоР (при возникно-

вении только долговременных отказов) для одного ВК  $a^s$  на вероятность сбоя в одном ВК (сумма произведений возможных сочетаний ВБсР для всего возможного количества сбоев в одном ВК):

$$\sum_{j=1}^{s} C_{s}^{j} b^{s-i} (1-b)^{i},$$

определится составляющая общей формулы вычисления *Р*<sub>врем. резервир.</sub> для одного отказавшего ВК:

$$1-(ab)^{s}-a^{s}\sum_{j=1}^{s}C_{s}^{j}b^{s-j}(1-b)^{j}.$$

Тогда для одиночного отказа:

$$P_{\text{BFoP (1 отк.)}} = ma^{s(m-1)}(1-a^s)^1 \left(1-(ab)^s - a^s \sum_{j=1}^s C_s^j b^{s-j}(1-b)^j\right).$$

Для двух отказов:

$$P_{\text{BEoP}(2 \text{ otr.})} = \frac{m(m-1)}{2} a^{s(m-2)} (1-a^s)^2 \left(1-(ab)^s - a^s \sum_{j=1}^s C_s^j b^{s-j} (1-b)^j\right)$$

и т.д. Формула для ВБоР СВ, учитывающая только долговременные отказы :

$$P_{\rm BEOP} = \sum_{i=1}^{x} C_m^i a^{s(m-i)} (1-a^s)^i \left( 1 - \left(ab\right)^s - a^s \sum_{j=1}^{s} C_s^j b^{s-j} (1-b)^j \right), \qquad (3)$$

где *x* – наибольшее возможное количество отказов ВК, при котором вычислитель сохраняет работоспособное состояние.

Затем находится ВБсР  $P_{\text{BБсР}}$  для i – произвольного количества возможных отказов i = 0, 1, ..., x. При i отказах выполняется процедура реконфигурирования МСВ путем сокращения количества ВК (рис. 4). Схема контроля и коррекции в таком случае предназначена для коррекции ошибок, вызванных сбоями за c этапов при количестве (m-i)c модулей МА, а количество сбоев, которое она способна корректировать уменьшится до:  $\tau - 1 - li$ .





Для нахождения  $P_{\text{B5cP}}$  необходимо определить все сочетания количеств сбоев за *с* этапов, сумма чисел в каждом из которых меньше, чем  $\tau - li$ .

Например, для m = 8, c = 2,  $\tau = 8$ , l = 1 (рис. 5) максимальное количество сбоев x, при котором вычислитель сохраняет работоспособное состояние равно 4. В таблице 1 представлены допустимые сочетания количеств сбоев за 2 этапа, сумма чисел в каждом из которых не превышает  $\tau - 1$ .

Таблица 1 – Допустимые сочетания количеств сбоев «первый
этап»/«второй этап», при $\tau = 8$ (зачёркнутым шрифтом на синем фоне
указаны недопустимые сочетания)

0/0	1/0	2/0	3/0	4/0	5/0	6/0	7/0
0/1	1/1	2/1	3/1	4/1	5/1	6/1	7/1
0/2	1/2	2/2	3/2	4/2	5/2	<del>6/2</del>	<del>7/2</del>
0/3	1/3	2/3	3/3	4/3	<del>5/3</del>	<del>6/3</del>	<del>7/3</del>
0/4	1/4	2/4	3/4	4/4	<del>5/4</del>	<del>6/</del> 4	7/4
0/5	1/5	2/5	<del>3/5</del>	4 <del>/5</del>	<del>5/5</del>	<del>6/5</del>	<del>7/5</del>
0/6	1/6	2/6	3/6	<del>4/6</del>	<del>5/6</del>	6/6	<del>7/6</del>
0/7	<del>1/7</del>	<del>2/7</del>	<del>3/7</del>	<del>4/7</del>	<del>5/7</del>	6/7	7/7



Рис. 5. Диаграмма функционирования МСВ с временным резервированием ВК, при  $\tau = 8$ , l = 1, c = 2

 $P_{\rm BECP}$  для такого вычислителя будет состоять из суммы произведений значений  $P_{\rm BECP}$  для первого этапа на значения  $P_{\rm BECP}$  для второго этапа (для допустимых сочетаний сбоев из таблицы 1).

 $P_{\text{BECP}}$  для произвольного этапа  $P_{\text{BECP} \text{ эт.}}$ :

$$P_{\text{BECP эт.}} = \sum_{c_{9}=0}^{\tau-y} C_{m}^{c_{9}} b^{s(m-c_{9})} \left(1-b^{s}\right)^{c_{9}},$$

где: y – число, зависящее от содержимого ячейки в таблице 1;  $c_9$  – переменная произвольного этапа, принимающая значения от 0 до  $\tau - y$ . Таким образом,  $P_{\text{BFcP}}$  вычислителя, представленного на рис. 5:

$$P_{\rm B5cP} = \sum_{c_1=0}^{7} \sum_{c_2=0}^{7-c_1} C_8^{c_1} C_8^{c_2} b^{s(8-(c_1+c_2))} (1-b^s)^{c_1+c_2}.$$

Исходя из предыдущего примера, выводится формула для расчета  $P_{\rm BEcP}$  для вычислителя с произвольными c, m и  $\tau$ :

$$P_{\rm BEcP} = \sum_{c_1=0}^{\tau-1} \sum_{c_2=0}^{\tau-1-c_1} \cdots \sum_{c_c=0}^{\tau-1-c_{c-1}} \prod_{k=1}^{c} C_m^k b^{s\left(m-\sum_{p=1}^{c} c_p\right)} (1-b^s)^{\sum_{p=1}^{c} c_p}.$$
(4)

Замечание: для нахождения  $P_{\text{врем. резервир.}}$  в (4) необходимо от предела каждой суммы вычитать произведение  $l \cdot i$  для каждого возможного количества от-казов.

Искомая *Р*<sub>врем. резервир.</sub> является произведением формул (3) и (4) с учетом вышесказанного замечания:

$$P_{\text{врем. резервир.}} = \sum_{i=1}^{x} C_m^i a^{s(m-i)} (1-a^s)^i \left( 1-(ab)^s - a^s \sum_{j=1}^{s} C_s^j b^{s-j} (1-b)^j \right) \times \\ \times \left( \sum_{c_1=0}^{\tau-1-l\cdot i} \sum_{c_2=0}^{\tau-1-l\cdot i-c_1} \cdots \sum_{c_c=0}^{\tau-1-l\cdot i-c_{c-1}} \prod_{k=1}^{c} C_m^k b^s \binom{m-\sum_{p=1}^{c} c_p}{(1-b^s)^{l-1-b}} \right).$$
(5)

3. Структурно-временное резервирование. Наиболее полно виды резервирования в модулярных системах ЦОИ исследованы профессором Краснобаевым В. А. [25] для проектирования бортовых специализированных вычислительных комплексов баллистических ракет и космических аппаратов, функционирующих в реальном времени. В статье использованы введенные им частные понятия первичной (естественной) и вторичной (искусственной) избыточности.

Первичная (структурная, информационная, функциональная) избыточность – избыточность существующая, обусловленная природой создания применяемой системы счисления. Вторичная (структурная, информационная, функциональная, временная и нагрузочная) избыточность – избыточность искусственно вводимая в систему ЦОИ для улучшения ее отдельных характеристик (производительности, надежности, достоверности, помехоустойчивости, отказоустойчивости и пр.). Сочетание структурной (первичной) и временной (вторичной) избыточности представляет особую актуальность виду того, что в вычислительных системах сбои и отказы имеют различную интенсивность. В трудах проф. Краснобаева В. А. данное сочетание упомянуто, однако вопрос исследования подобных вычислительных структур и расчет их надёжностных характеристик остается открытым.

Предлагается структурно-функциональная модель МСВ со структурновременным резервированием ВК, представленная на рис. 6.

В этом случае вычисления также осуществляются в несколько этапов. На каждом этапе:

- каждые *m* основных ВК изменяют значение модуля, по которому они функционируют;
- определены т ВК, которые выполняют функцию резервных в процессе выявления и коррекции ошибок, вызванных сбоями и(или) отказами по окончанию всех этапов одного цикла вычислений;
- при помощи схемы контроля и коррекции осуществляется выявление и коррекция сбоев и отказов на каждом этапе за счет *r* резервных ВК;
- резервные ВК сохраняют свои значения базисных модулей на каждом этапе. Затем обратный преобразователь выдает вычисленное при помощи всех используемых базисных модулей значение результата, представленного в ПСС.



Рис. 6. Структурно-функциональная модель МСВ со структурно-временным резервированием ВК

# Разработка модели процессорного элемента, предназначенного для выполнения вычислений по произвольному модулю

Для организации временного и структурно-временного резервирования МСВ необходимо, чтобы каждый ВК был способен функционировать по произвольному заранее заданному модулю. В результате анализа работ по модулярным вычислительным системам сделан вывод об отсутствии единого подхода к функционированию ВК по различным модулям [26-28]. Предлагается подход, основанный на том, что операции кольца целых чисел могут быть интерпретированы как подмножество функций *k* -значной логики (рис. 7) [29, 30].



Рис. 7 – Подмножество операций в кольце целых чисел, интерпретируемое как подмножество функций алгебры *k* -значной логики

Под функцией  $f^{(k)}(x_1, x_2, ..., x_n)$  алгебры многозначной логики (ФАЛ) от *n* переменных  $x_1, x_2, ..., x_n$  будем понимать логическую функцию, заданную на множестве  $\{0, 1, ..., k - 1\}$ , значения аргументов которой принадлежат этому же множеству, где k – значность ФАЛ. Любую многозначную ФАЛ можно представить в виде арифметического полинома [22]:

$$P^{(k)}(x_1, x_2, \dots, x_n) = \sum_{i=0}^{k^n - 1} q_i^{(k)} x_1^{i_1} x_2^{i_2} \dots x_n^{i_n},$$
(6)

где  $q_i^{(k)}$  – коэффициенты арифметического полинома, такие, что  $q_i^{(k)} \in Q$ (Q – множество рациональных чисел);  $x_1, x_2, ..., x_n$  – аргументы ФАЛ;  $x_u \in \{0, 1, ..., k-1\}$  (u = 1, 2, ..., n);  $(i_1 i_2 ... i_n)_k$  – представление параметра i в k-ичной системе счисления:

$$(i_{1}i_{2...}i_{n})_{k} = \sum_{u=1}^{n} i_{u}k^{k-u} \quad (i_{u} \in \{0, 1, ..., k-1\}); \ x_{u}^{i_{u}} = \begin{cases} x_{u}, & i_{u} \neq 0, \\ 1, & i_{u} = 0. \end{cases}$$

В *k*-значной логике могут быть определены алгебраический и матричный методы построения арифметического полинома (6) [31].

Прямое и обратное матричное преобразование в *k*-значной логике определяется соответственно выражениями [22]:

$$\mathbf{P}^{(k)} = N_k^{-1} \mathbf{K}_{k^n} \mathbf{S},\tag{7}$$

$$\mathbf{S} = \mathbf{K}_{k^n}^{-1} \mathbf{P}^{(k)},\tag{8}$$

где  $N_k$  – нормализующий множитель;  $\mathbf{K}_{k^n}$  и  $\mathbf{K}_{k^n}^{-1}$  – соответственно матрицы прямого и инверсного арифметического преобразования размерности  $k^n \times k^n$ (базис преобразования); **S** – вектор истинности *k* -значной ФАЛ:

$$\mathbf{S} = \begin{bmatrix} \mathbf{S}^{(0)} & \mathbf{S}^{(1)} & \dots & \mathbf{S}^{(k^n-1)} \end{bmatrix}^{\mathrm{T}},$$

где  $S^{(i)}$  – числовое значение, принимаемое *k* -значной ФАЛ на *i* -м наборе переменных; вектор коэффициентов (спектр) арифметического полинома (6):

$$\mathbf{P}^{(k)} = \begin{bmatrix} q_0^{(k)} & q_1^{(k)} & \dots & q_{k^n-1}^{(k)} \end{bmatrix}.$$

Матрицы  $\mathbf{K}_{k^n}$  и  $\mathbf{K}_{k^n}^{-1}$  определяются кронекеровским возведением в степень:

 $\mathbf{K}_{k^n} = \bigotimes_{j=1}^n \mathbf{K}_k; \quad \mathbf{K}_{k^n}^{-1} = \bigotimes_{j=1}^n \mathbf{K}_k^{-1},$ 

где  $\mathbf{K}_k$  и  $\mathbf{K}_k^{-1}$  – базовые матрицы прямого и обратного преобразования (таблица 2 – для k = 2, ..., 6).

### Таблица 2 – Базовые матрицы прямого и обратного преобразования *k* -значной логики

k	$\mathbf{K}_k$	$\mathbf{K}_k^{-1}$		
2	$\begin{bmatrix} 1 & 0 \\ -1 & 1 \end{bmatrix}$	$\begin{bmatrix} 1 & 0 \\ 1 & 1 \end{bmatrix}$		
3	$\begin{bmatrix} 2 & 0 & 0 \\ -3 & 4 & -1 \\ 1 & -2 & 1 \end{bmatrix}$	$\begin{bmatrix} 1 & 0 & 0 \\ 1 & 1 & 1 \\ 1 & 2 & 4 \end{bmatrix}$		
4	$\begin{bmatrix} 6 & 0 & 0 & 0 \\ -11 & 18 & -9 & 2 \\ 6 & -15 & 12 & -3 \\ -1 & 3 & -3 & 1 \end{bmatrix}$	$\left[\begin{array}{rrrrrrrrrrrrrrrrrrrrrrrrrrrrrrrrrrrr$		
5	$\begin{bmatrix} 24 & 0 & 0 & 0 & 0 \\ -50 & 96 & -72 & 32 & -6 \\ 35 & -104 & 114 & -56 & 11 \\ -10 & 36 & -48 & 28 & -6 \\ 1 & -4 & 6 & -4 & 1 \end{bmatrix}$	$\begin{bmatrix} 1 & 0 & 0 & 0 & 0 \\ 1 & 1 & 1 & 1 & 1 \\ 1 & 2 & 4 & 8 & 16 \\ 1 & 3 & 9 & 27 & 81 \\ 1 & 4 & 16 & 64 & 256 \end{bmatrix}$		
6	$\begin{bmatrix} 120 & 0 & 0 & 0 & 0 & 0 \\ -274 & 660 & -600 & 400 & -150 & 24 \\ 225 & -770 & 1070 & -780 & 305 & -20 \\ -85 & 355 & -590 & 490 & -205 & 35 \\ 15 & -70 & 130 & -120 & 55 & -10 \\ -1 & 5 & -10 & 10 & -5 & 1 \end{bmatrix}$	$\begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 \\ 1 & 1 & 1 & 1 & 1 & 1 \\ 1 & 2 & 4 & 8 & 16 & 32 \\ 1 & 3 & 9 & 27 & 81 & 243 \\ 1 & 4 & 16 & 64 & 256 & 1024 \\ 1 & 5 & 25 & 125 & 625 & 3125 \end{bmatrix}$		

Преобразования (7) и (8) называются соответственно прямым и обратным матричным преобразованием. Полученная пара преобразований имеет много общего с теоретико-числовыми преобразованиями методов ЦОИ [32-34] и в [22, 30] названа логическим теоретико-числовыми преобразованием.

Пусть  $m \ge k$ , где k – значность логики и m – простое, тогда произвольная ФАЛ может быть представлена арифметическим полиномом [22]:

$$\mu^{(k)}(x_1, x_2, \dots, x_n) = \left| \sum_{i=0}^{k^n - 1} \rho_i x_1^{i_1} x_2^{i_2} \dots x_n^{i_n} \right|_m,$$
(9)

где:  $\rho_i, x_u^{i_u} \in Z_m; \ \rho_i = \left| q_i^{(k)} \right|_m.$ 

DOI: 10.24411/2410-9916-2019-10414 URL: https://sccs.intelgr.com/archive/2019-04/14-Zakharov.pdf

20

21

22

 $x_1^2 x_2$ 

 $x_1^2 x_2^2$ 

Выражение (9) позволяет реализовать функцию k-значной логики на основе модулярной формы арифметического полинома. Согласно [35, 36] модулярные преобразования обладают рядом полезных свойств, позволяющих ограничить величину результатов промежуточных вычислений заданного выражения.

Если заданы k (значность логики) и n (количество переменных), то можно сформировать для них соответствующий набор коньюнкций степеней переменных при представлении любой ФАЛ посредством арифметического полинома. Он будет выглядеть следующим образом:

$$\begin{bmatrix} x_1^0 x_2^0 \cdots x_n^0 \\ x_1^0 x_2^0 \cdots x_n^1 \\ \dots \\ x_1^{k-1} x_2^{k-1} \cdots x_n^{k-1} \end{bmatrix}.$$

Таким образом, имея соответствующие конъюнкции степеней переменных (при заданных k и n) существует возможность представить любую ФАЛ k-значной логики на основе модулярной формы арифметического полинома, подставив в (9) соответствующие ей коэффициенты.

*Пример.* Выражаются различные ФАЛ, соответствующие арифметическим операциям при k = 3 и n = 2.

Шаг 1. Представляются соответствующие конъюнкции степеней переменных и значения различных ФАЛ на соответствующем наборе значений переменных (таблица 3).

$x_1 x_2$	Конъюнкции переменных	$f_1(x_1, x_2) =  x_1 + x_2 _2$	$f_2(x_1, x_2) =  x_1 + x_2 _3$	$f_3(x_1, x_2) =  x_1 + x_2 _4$	$f_4(x_1, x_2) =  x_1 + x_2 _5$
00	1	0	0	0	0
01	<i>x</i> <sub>2</sub>	1	1	1	1
02	$x_{2}^{2}$	0	2	2	2
10	$x_1$	1	1	1	1
11	$x_1 x_2$	0	2	2	2
12	$x_1 x_2^2$	1	0	3	3

2

0

1

2

3

0

Таблица 3 – Конъюнкции степеней переменных и соответствующие значения ФАЛ

Шаг 2. Векторы принимаемых значений:

0

1

0

для  $f_1(x_1, x_2) = |x_1 + x_2|_2 \Rightarrow \mathbf{S} = \begin{bmatrix} 0 & 1 & 0 & 1 & 0 & 1 & 0 \end{bmatrix}^T$ , для  $f_2(x_1, x_2) = |x_1 + x_2|_3 \Rightarrow \mathbf{S} = \begin{bmatrix} 0 & 1 & 2 & 1 & 2 & 0 & 2 & 0 & 1 \end{bmatrix}^T$ , 2

3

4

,

для 
$$f_3(x_1, x_2) = |x_1 + x_2|_4 \Rightarrow \mathbf{S} = \begin{bmatrix} 0 & 1 & 2 & 1 & 2 & 3 & 2 & 3 & 0 \end{bmatrix}^T$$
  
для  $f_4(x_1, x_2) = |x_1 + x_2|_5 \Rightarrow \mathbf{S} = \begin{bmatrix} 0 & 1 & 2 & 1 & 2 & 3 & 2 & 3 & 4 \end{bmatrix}^T$   
 $\mathbf{K}_3 = \begin{bmatrix} 2 & 0 & 0 \\ -3 & 4 & -1 \\ 1 & -2 & 1 \end{bmatrix},$   
 $\mathbf{K}_{3^2} = \begin{bmatrix} 4 & 0 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ -6 & 8 & -2 & 0 & 0 & 0 & 0 & 0 \\ -6 & 0 & 0 & 8 & 0 & 0 & -2 & 0 & 0 \\ -6 & 0 & 0 & 8 & 0 & 0 & -2 & 0 & 0 \\ 9 & -12 & 3 & -12 & 16 & -4 & 3 & -4 & 1 \\ -3 & 6 & -3 & 4 & -8 & 4 & -1 & 2 & -1 \\ 2 & 0 & 0 & -4 & 0 & 0 & 2 & 0 & 0 \\ -3 & 4 & -1 & 6 & -8 & 2 & -3 & 4 & -1 \\ 1 & -2 & 1 & -2 & 4 & -2 & 1 & -2 & 1 \end{bmatrix}.$ 

Шаг 3. Выполняется прямое преобразование (7) для всех функций, которые затем представляются в виде модулярной формы (9):

На рис. 8 изображена структурная модель процессорного элемента, реализующего сложение по модулю 2, 3, 4 и 5. Таким образом, появляется возможность реализовать любую ФАЛ (в частности, осуществлять арифметические операции по произвольному модулю), представляя их в виде арифметических полиномов (6). Применяя (9) можно получить модулярные формы данных полиномов.

На рис. 9 представлена обобщенная структурная модель процессорного элемента, реализующего любые логические операции, в частности осуществляющего арифметические операции по произвольному модулю. Посредством выбора через шину управления и мультиплексоры необходимого регистра, содержащего коэффициенты полинома, соответствующего необходимой операции, осуществляется вычисление значения модулярной формы арифметического полинома:  $\mu^{(k)}(x_1, x_2, ..., x_n)$ , соответствующей вычислениям по произвольному модулю.

#### Системы управления, связи и безопасности Systems of Control, Communication and Security





Рис. 8. Структурная модель процессорного элемента, реализующего сложение по модулю 2, 3, 4 и 5 (МЅ – мультиплексоры, «&» - блоки двуместных *k*-значных конъюнкторов)



Рис. 9. Обобщенная структурная модель процессорного элемента, реализующего операции по произвольному модулю

Работа временны́х ВК по произвольному модулю во временном и структурно-временном резервировании МСВ основана на реализации вычислений посредством представления многозначных ФАЛ в виде арифметических полиномов, коэффициенты которых хранятся в регистрах коэффициентов вычислительных задач (рис. 10).

Однородные МСВ со структурно-временным резервированием (включая резервные) являются составной частью многофункциональной системы МСВ (СмМСВ) ЦОИ БЛА, модель которой изображена на рис. 11. В ней осуществляется скользящее резервирование МСВ путем перекоммутации потоков данных и регистров коэффициентов вычислительных задач на сравнительно малое количество резервных МСВ.

### Системы управления, связи и безопасности Systems of Control, Communication and Security



# Рис. 10. Структурно-функциональная модель МСВ со структурно-временным резервированием каналов

# Методика расчета ПВБР бортовых МСВ со структурно-временным резервированием

Рассчитывается ПВБР МСВ со структурно-временным резервированием, модель которого представлена на рис. 6. Вычислитель функционирует по m + r ВК, каждый из которых является  $\frac{n}{mc-\tau}$  – разрядным, где: n – разрядность его рабочего динамического диапазона; m – количество основных ВК; r – количество резервных ВК c – количество этапов;  $\tau$  – количество ВК, выполняющих функцию резервных в процессе выявления и коррекции ошибок, вызванных сбоями и(или) отказами по окончанию всех этапов одного цикла вычислений.



Рис. 11. Структурная модель отказоустойчивой многофункциональной СмМСВ ЦОИ БЛА

При расчете надежности данного МСВ используем допущения:

- отказ в аппаратуре любого разряда ВК приводит к отказу всего ВК;
- сбой в аппаратуре любого разряда ВК приводит к сбою во всем ВК и, как следствие – к его кратковременному нарушению работоспособности;

 ПВБР МСВ – вероятность того, что общее количество ВК, в которых произошли отказы и/или сбои (с учетом возможной коррекции) не превышает *τ*−1.

Аналогично вышерассмотренным случаям перед вводимой интенсивностью отказов λ будем ставить множитель, например 100.

Для вывода формулы ПВБР вводятся следующие допущения:

- ВБР - частный случай возникновения долговременных отказов (ВБоР) аппаратуры одного разряда ВК, описывается законом экспоненциального распределения:

 $p_{\rm BEoP p.} = e^{-\lambda t}$ ,

где  $\lambda$  – интенсивность отказов аппаратуры одного разряда; *t* – время (в часах);

- ВБсР аппаратуры одного разряда ВК *р*<sub>ВБсРр.</sub>:

$$p_{\rm BECP p.} = e^{-100\lambda t}$$
.

Тогда ВБоР одного ВК:

$$u = \left( p_{\rm B {\it Bo Pp.}} \right)^{\frac{n}{mc-\tau}}.$$

ВБсР одного ВК:

a

$$b = \left(p_{\rm BEcPp.}\right)^{\frac{n}{mc-\tau}}.$$

Теоретически максимально возможное количество отказов основных каналов равно x (при условии:  $xc \le \tau - 1$ ). Максимально возможное количество отказов резервных каналов равно r (в этом случае не будет осуществляться коррекция на каждом такте) при допустимом количестве отказов и сбоев основных ВК. То есть наибольшее общее число возможных отказов равно x+r.

Будем рассчитывать ВБсР вычислителя для каждого возможного сочетания количеств отказов основных и резервных ВК. Сумма этих количеств каждый раз не должна превышать x+r. Каждой такой паре чисел будет соответствовать схема, подобная схеме на рис. 6. Для каждой такой схемы будет рассчитываться ВБсР.

ПВБР МСВ со структурно-временным резервированием *P*<sub>структ.-врем. рез.</sub> определяется как сумма произведений ВБоР на ВБсР для каждого сочетания чисел возможных отказов основных и резервных ВК.

ВБсР каждой схемы будет находиться с учетом возможности коррекции сбоев на каждом такте «при помощи» «оставшихся» резервных ВК и равна сумме ВБсР для каждого возможного сочетания сбоев в каждом такте.

На рис. 12а и 12б изображен общий алгоритм расчета *Р*<sub>структ.-врем. рез.</sub>. Команды написаны на языке Wolfram Mathematica.

Описание последовательности вычислений.

Шаг 1 (блоки 1 и 2, рис. 12а). Ввод исходных данных: n – разрядность рабочего динамического диапазона; m – количество основных ВК;  $\tau$  – количество ВК, выполняющих функцию резервных в процессе выявления и коррекции



Рис. 12а. Блок-схема алгоритма расчета ПВБР МСВ со структурно-временным резервированием (начало)

<u>Системы управления, связи и безопасности</u> Systems of Control, Communication and Security

DOI: 10.24411/2410-9916-2019-10414 URL: https://sccs.intelgr.com/archive/2019-04/14-Zakharov.pdf

364



Рис. 12б. Блок-схема алгоритма расчета ПВБР МСВ со структурно-временным резервированием (окончание)

365

Системы управления, связи и безопасности Systems of Control, Communication and Security

ошибок, вызванных сбоями и(или) отказами по окончанию всех этапов одного цикла вычислений;  $\lambda$  – интенсивность отказов аппаратуры одного разряда; *с* – количество этапов; *r* – количество резервных ВК; *l* – коэффициент кратности (*ml* =  $\tau$ ).

Шаг 2 (блоки 3-5, рис. 12а). Вычисление ВБоР одного ВК *а*, ВБсР одного ВК *b*, обнуление искомого значения  $P_{\text{структ.-врем. рез.}}$  – ПВБР для схемы структурно-временного резервирования МСВ и максимально возможного *x* – количества отказов основных ВК посредством организации цикла с предусловием.

Шаг 3 (блок 6, рис. 12а). Формирование массива E размерности  $(x+1)(r+1)\times 2$  сочетаний с повторениями допустимых значений количеств отказов основных и резервных ВК.

Шаг 4 (блок 7, рис. 12а). Организация цикла с параметром i от 1 до (x+1)(r+1) – общего количества строк массива E:

Начало цикла для *i*.

- (блок 8, рис. 12а) вычисление ВБоР *Р*<sub>ВБоР</sub> для текущей строки элементов массива *E*;
- (блоки 9, 10, рис. 12а) для текущей строки массива Е:
  - вычисление максимального текущего количества µ сбоев в основных ВК за с этапов;
  - вычисление текущего максимального количества η сбоев в резервных ВК;
  - формирование массива G размерности (μ+1)<sup>c</sup>×c сочетаний с повторениями из μ по c для определения строк, в которых сумма количеств сбоев за c тактов будет меньше или равна μ;
  - обнуление значения ВБсР *Р*<sub>ВБсР</sub> для текущей строки массива *E*;
  - вычисление текущего количества *m*<sub>1</sub> основных ВК;
  - вычисление текущего количества *r*<sub>1</sub> резервных ВК;
- (блок 11, рис. 12б) организация цикла с параметрами для j от 1 до

 $(\mu + 1)^{c}$  – общего числа строк массива *G* (вычисление ВБсР  $P_{\text{BБсР}}$  для текущей строки массива *E*).

Начало цикла для *j*.

- (блок 12, рис. 12б) организация цикла с параметрами для *k* от 1 до *c* – числа этапов (учет корректирующих способностей *r*<sub>1</sub> резервных ВК):

Начало цикла для k.

 - (блоки 13 и 14, рис. 12б) если текущее значение элемента массива G меньше или равно η тогда его значение обнуляется, иначе – оставляется без изменений.

Конец цикла для k.

(блок 15, рис. 12б) если сумма значений в текущей строке массива G меньше или равна µ, то к текущему значению P<sub>ВБсР</sub> прибавляется вычисленное по формуле:

$$\prod_{k=1}^{c} C_{m_{1}}^{G[j,k]} b^{cm_{1}-\sum_{k=1}^{c} G[j,k]} (1-b)^{\sum_{k=1}^{c} G[j,k]}$$

значение ВБсР текущей строки массива *G* (блок 16, рис. 126), иначе – значение *P*<sub>ВБсР</sub> остается без изменения.

Конец цикла для ј.

- (блок 17, рис. 12б) текущее значение *P*<sub>структ.-врем. рез.</sub> суммируется с произведением *P*<sub>ВБоР</sub>*P*<sub>ВБсР</sub> - ПВБР для текущей строки массива *E*;
 Конец цикла для *i*.

Шаг 5 (блок 18, рис. 12а). вывод значения ПВБР для МСВ со структурновременным резервированием  $P_{\text{структ.-врем. рез.}}$ .

### Оценка

По сравнению с модулярными процессорами определение и оперативная коррекция ошибок, наступивших в результате сбоев и(или) отказов в процессорах, функционирующих в ПСС, возможна при условии одновременной работы нескольких устройств по принципу голосования (например «2 из 3») с внешними средствами контроля (СК) или по принципу дублирования элементов, в каждом из которых присутствуют встроенные средства контроля. На рис. 14 представлены надежностные схемы для этих двух случаев.



Рис. 14. Надежностные схемы для случаев дублирования (со встроенными средствами контроля) и мажорирования «2 из 3» процессоров, функционирующих в ПСС

Опираясь на вышеописанные допущения, представим формулы ПВБР *п*-разрядных CB, функционирующих в ПСС:

$$P_{\text{ДУБЛ}} = 2(ab)^{n} - (ab)^{2n},$$
$$P_{\text{МАЖ}(2/3)} = 3(ab)^{2n} - 2(ab)^{3n}.$$

На рис. 15 изображена сравнительная оценка ПВБР различных 64разрядных вычислителей, в которых используются традиционные и предложенные способы резервирования.



Рис. 15. Сравнительная оценка надежности вычислителей равной разрядности (64 бит), использующих различные виды резервирования

ПВБР для каждого случая зависит от введения различного рода избыточности (например, для дублирования, мажоритарной схемы и структурного резервирования вводится аппаратная избыточность, для временного резервирования – временная, а для структурно-временного – и аппаратная и временная). Для случая резервирования в МСВ появляется еще и диапазонная избыточность – отношение количества резервных и(или) резервных во времени модулей к общему количеству модулей. В таблице 3 приведена сравнительная характеристика избыточности для каждого вышеописанного случая резервирования.

Достоинством структурно-временного резервирования является наивысшая (по сравнению с другими видами резервирования) отказоустойчивость (рис. 15) за счет коррекции, осуществляемой на каждом этапе и сравнительно низкие аппаратурные затраты. Недостатком является увеличение длительности вычислений. Не смотря на это, он является несущественным при условии достижения требуемой цели решения вычислительной задачи. Таблица 3 – Сравнительная характеристика избыточности для различных видов резервирования МСВ (*n* = 64; *m* = 8; *r* = 3; *c* = 3; *τ* = 8) и вычислителей в ПСС (*n* = 64)

Вид избыточности/ Вид резервирования	Аппаратная	Временная	Диапазонная	
ПСС: дублирование	$\frac{n}{2n} = 0,5(50\%)$	-	-	
ПСС: мажорирование (2 из 3)	$\frac{2n}{3n} = 0,66(66\%)$	-	-	
МА: структурное	$\frac{r}{m+r} = 0,27 (27\%)$	-	$\frac{r}{m+r} = 0,27(27\%)$	
МА: временное	-	c = 3 (300%)	$\frac{\tau}{mc} = 0,33(33\%)$	
МА: структурно-временное	$\frac{r}{m+r} = 0,27$ (27%)	c = 3 (300%)	$\frac{r+\tau}{mc+r} = 0,41(41\%)$	

Для оценки предложенного в статье решения показатели надежности CB в ПСС, функционирующих на борту действующих БЛА, принимаются за требуемые параметры. В условиях повышения многозадачности систем CB (CмCB), при фиксированных мерах по обеспечению надежности средств обработки информации БЛА, неизбежно снижение их надежности. На рис. 16 представлены варианты систем CB, надежность которых рассчитывается в ходе оценки.



Рис. 16. Варианты структур СмСВ для оценки надежности

ПВБР одного СВ в ПСС вычисляется по формуле:

$$p = \left(e^{-\lambda t}e^{-100\lambda t}\right)^n,$$

где:  $\lambda$  – интенсивность отказов в аппаратуре одного разряда; *t* – время (в часах); *n* – количество разрядов; 100 – оговоренный выше множитель. Для простоты расчетов предполагается, что СмСВ перспективных БЛА состоит из СВ равной разрядности и равной надежности. Тогда ПВБР СмСВ (рис. 16, вариант 1) вычисляется по формуле:

$$p_{\rm CMCB\,\Pi CC} = \left(e^{-\lambda t}e^{-100\lambda t}\right)^{nN},$$

где *N* – количество CB в системе (количество одновременно решаемых вычислительных задач). В действительности ПВБР СмСВ является произведением ПВБР каждого CB, входящего в систему. Требуемое среднее время наработки на отказ (СВНО) вычисляется по формуле:

$$T = \int_{0}^{\infty} p \, dt \, .$$

Классический способ достижения требуемого СВНО СмСВ в ПСС – дублирование, троирование и т.д. (рис. 16, вариант 3) (многократное резервирование со встроенными средствами контроля). На рис. 17 изображены зависимости ПВБР СмСВ в ПСС при различной кратности резервирования элементов для начальных условий: N = 5; n = 64 (бит);  $\lambda = 10^{-6}$  (часов). Результаты расчетов СВНО для СмСВ в ПСС с различной кратностью поэлементного резервирования изображены на рис. 18. Для достижения условия:  $T_{\rm CMCB} \ge T$ , где  $T_{\rm CMCB} -$ СВНО для СмСВ в ПСС, необходимо применить 5-ти кратное резервирование элементов системы (равное количеству элементов). Коэффициент избыточности при этом равен  $\frac{4}{5}$ . На рис. 19 изображена надежностная схема 5-ти кратного поэлементного резервирования с встроенными средствами контроля СмСВ, состоящей из 5 элементов.



Рис. 17. Зависимости ПВБР традиционного СВ в ПСС и ПВБР СмСВ в ПСС (рис. 16, вариант 3) при различной кратности резервирования элементов



Рис. 18. Диаграмма СВНО (в часах) одиночного СВ (1 СВ) и СмСВ в ПСС при различных кратностях поэлементного резервирования (рис. 16, вариант 3)



Рис. 19. Надёжностная схема 5-ти кратного поэлементного резервирования СмСВ в ПСС с встроенными средствами контроля (рис. 16, вариант 3), состоящей из 5 элементов

Далее оценивается надежность СмМСВ со скользящим резервированием МСВ (рис. 16, вариант 4). Надежность каждого из МСВ обеспечивается структурно-временным резервированием со схемой контроля, коррекции и реконфигурации (СККР). ПВБР каждого МСВ рассчитывается по вышеописанной методике. Для простоты расчетов предполагается, что СмМСВ перспективных БЛА состоит из МСВ равной разрядности и равной надежности. Исходными условиями для расчета ПВБР МСВ будут: m = 8; r = 3; c = 2;  $\tau = 8$ ; n = 64 (бит);  $\lambda = 10^{-6}$  (часов); множитель интенсивности равен 100.

Для достижения требуемого СВНО СмМСВ применяется скользящее резервирование с одним резервным элементом. Надёжностная схема подобной системы изображена на рис. 20.



Рис. 20. Надёжностная схема скользящего резервирования элементов в СмМСВ, со структурно-временным резервированием (рис. 16, вариант 4)

Расчеты, результаты которых изображены на рис. 21, 22, показывают, что требуемое СВНО достигается с превышением в 3,071 раза.



Рис. 21. Зависимости ПВБР традиционного СВ в ПСС, ВБР СмМСВ без резервных МСВ (рис. 16, вариант 2) и ВБР СмМСВ со скользящим резервированием (с одним резервным МСВ) (рис. 16, вариант 4)



Рис. 22. Диаграмма СВНО (в часах) одиночного СВ в ПСС (1 СВ в ПСС), СмМСВ без резервных МСВ (рис. 16, вариант 2) и СмМСВ со скользящим резервированием (с одним резервным МСВ) (рис. 16, вариант 4) Коэффициент избыточности, рассчитываемый по формуле:

$$\frac{Nr+m+r}{(N+1)(m+r)}$$

равен  $\frac{1}{3}$ , что в 2,4 раза меньше коэффициента избыточности при 5-ти кратном поэлементном резервировании в СмСВ в ПСС.

### Выводы

Представленная методика позволяет рассчитать ПВБР МСВ со структурно-временным резервированием при произвольных исходных данных: общей разрядности, количестве этапов вычислений, основных и резервных ВК, а также количестве ВК, выполняющих функцию резервных в процессе обнаружения и коррекции ошибок, вызванных сбоями и(или) отказами по окончанию всех этапов одного цикла вычислений.

Элементами новизны представленного решения являются:

- разработка структурно-функциональной модели МСВ со структурновременным резервированием и структурной модели бортовой СмМСВ, выполняющей разнородный спектр вычислительных задач [2, 3, 13-16, 19, 22, 23, 30, 33, 34, 37, 38], для обеспечения требуемой надежности системы ЦОИ перспективных БЛА в условиях ограничения на массогабаритные характеристики и энергопотребление;
- использование интерпретации операций в кольце целых чисел в качестве подмножества функций многозначной логики для разработки структурной модели процессорного элемента МСВ, способного функционировать по произвольному модулю.

В дальнейшем планируется выполнить оценку влияния разработанного решения на сокращение запасных инструментов и принадлежностей комплексов с БЛА при условии достижения ими требуемого коэффициента готовности с позиции перспективных СмМСВ.

### Литература

1. Попов С. А. Робот стреляет первым // Военно-промышленный курьер. 2016. № 7 (622). – URL: https://vpk-news.ru/articles/29352.html (дата обращения: 05.09.2019).

2. Червяков Н. И., Ляхов П. А., Шульженко К. С. Методы решения задачи распознавания образов с использованием системы остаточных классов // Наука. Инновации. Технологии. 2014. № 3. С. 40-54.

3. Галанина Н. А. Синтез нерекурсивных цифровых фильтров в системе остаточных классов // Вестник чувашского университета. 2009. № 2. С. 193-200.

4. Шубинский И. Б. Надежные отказоустойчивые информационные системы. Методы синтеза. М: «Журнал Надежность», 2016. 546 с.

5. Тюрин С. Ф., Прохоров А. С. Обеспечение радиационной стойкости цифровых микросхем путем резервирования // Вестник ВГУ. Серия: Системный анализ и информационные технологии. 2017. № 3. С. 42-54.

6. Рыжкин А. А., Слюсарь Б. Н., Шучев К. Г. Основы теории надежности: Учеб. пособие. Ростов н/Д: Издательский центр ДГТУ. 2002. 182 с.

7. Акушский И. Я., Юдицкий Д. И. Машинная арифметика в остаточных классах. М.: Сов. радио, 1968. 440 с.

8. Торгашев В. А. Система остаточных классов и надежность ЦВМ. М.: Сов. радио, 1973. 120 с.

9. Амербаев В. М. Теоретические основы машинной арифметики. Алма-Ата: Наука, 1976. 324 с.

10. Краснобаев В. А. Методы повышения надежности специализированных ЭВМ, систем и средств связи. Харьков: МО СССР, 1990. 172 с.

11. Червяков Н. И., Сахнюк П. А., Шапошников А. В., Ряднов С. А. Модулярные параллельные вычислительные структуры нейропроцессорных систем. М.: Физматлит, 2003. 288 с.

12. Червяков Н. И., Сахнюк П. А., Шапошников А. В., Макоха А. Н. Нейрокомпьютеры в остаточных классах. Книга 11. М.: Радиотехника, 2003. 272 с.

13. Chervyakov N. I., Lyakhov P. A. RNS-Based Image Processing. In: Molahosseini A. S., de Sousa L. S., Chang C. H. (eds) Embedded System Design with Special Arithmetic and Number Systems. Cham, Springer, 2017. P. 217-245.

14. Chervyakov N. I., Lyakhov P. A., Babenko M. G. Digital filtering of images in a residue number system using finite-field wavelets // Automatic Control and Computer Sciences. 2014. Vol. 48. № 3. P. 180-189.

15. Ye R., Wang H., Zhou X., Yan B., Boukerche A. Resident: A reliable residue number system-based data transmission mechanism for wireless sensor networks // Wireless Networks. 2018. Vol. 24. № 2. P. 597-610.

16. Jain A., Pitchika E. D., Bharadwaj S. An Exploration of FPGA Based Multilayer Perceptron Using Residue Number System for Space Application // 14<sup>th</sup> IEEE International Conference on Signal Processing Proceedings, ICSP-2018 (Beijing, 12-16 august 2018). Beijing, 2019. P. 1050-1055.

17. Tay T. F., Chang C. H. A non-iterative multiple residue digit error detection and correction algorithm in RRNS // IEEE Transactions on Computers. 2016. Vol. 65. № 2. P. 396-408.

18. Belghadr A., Jaberipur G. FIR filter realization via deferred end-around carry modular addition // IEEE Transactions on Circuits and Systems. Part 1: Regular Papers. 2018. Vol. 65. № 9. P. 2878-2888.

19. Chang C. H. Tay T. F., Molahosseini A. S., Zarandi A. A. E. Residue number systems: A new paradigm to datapath optimization for low-power and high-performance digital signal processing applications // IEEE Circuit and Systems Magazine. 2015. Vol. 15. № 4. P. 26-44.

20. Krasnobaev V. A., Koshman S. A. A method for operational diagnosis of data represented in a residue number system // Cybernetics and Systems Analysis. 2018. Vol. 54. № 2. P. 336-344.

21. Omondi A., Premkumar B. Residue Number Systems: Theory and Implementation. London, Imperial college Press., 2007. 296 p.

22. Финько О. А. Модулярная арифметика параллельных логических вычислений: Монография. М.: Институт проблем управления им. В. А. Трапезникова Российской академии наук, 2003. 224 с.

23. Финько О. А. Контроль и реконфигурация аналого-цифровых устройств, функционирующих в системе остаточных классов // Электронное моделирование. 2000. Т. 22. № 4. С. 92-103.

24. Кремер Н. Ш. Теория вероятностей и математическая статистика: учебник для вузов. – М.: ЮНИТИ-ДАНА, 2004. 573 с.

25. Краснобаев В. А. Надёжностная модель ЭВМ в системе остаточных классов // Электронное моделирование. 1985. Т. 7. № 4. С. 44-46.

26. Копытов В. В., Петренко В. И., Сидорчук А. В. Устройство для формирования остатка по произвольному модулю от числа // Патент на изобретение RU 2445730 C2, опубл. 20.03.2012, бюл. № 8.

27. Петренко В. И., Жук А. П., Кузьминов Ю. В., Тебуева Ф. Б. К вопросу быстродействия оценки сложности построения И многоразрядных параллельных сумматоров по модулю с последовательным переносом // проблемы образования. URL: Современные науки И 2013. <u>№</u> 5. http://www.science-education.ru/ru/article/view?id=10668 (дата обращения: 06.09.2019).

28. Петренко В. И., Кузьминов Ю. В. Устройство для умножения чисел по произвольному модулю // Патент на изобретение RU 2316042 C1, опубл. 27.01.2008, бюл. № 3.

29. Малюгин В. Д. Параллельные логические вычисления посредством арифметических полиномов. – М.: Наука, 1997. 190 с.

30. Финько О. А. Модулярные формы систем *k*-значных функций алгебры логики // Автоматика и телемеханика. 2005. № 7. С. 66-86.

31. Кухарев Г. А., Шмеко В. П., Зайцева Е. Н. Алгоритмы и систолические процессоры для обработки многозначных данных. – Минск: Наука и техника, 1990. 295 с.

32. Кравченко В. Ф., Крот А. М. Методы и микроэлектронные средства цифровой фильтрации сигналов и изображений на основе теоретико-числовых преобразований // Зарубежная радиоэлектроника. Успехи современной радиоэлектроники. 1997. № 6. С. 3-31.

33. Макклеллан Дж. Х., Рейдер Ч. М. Применение теории чисел в цифровой обработке сигналов. – М.: Радио и связь. 1983. – 264 с.

34. Soderstrand M. A., Jenkins W. K., Jullien G. A., Tailor F. J. Residue Number System Arithmetic: Modern Applications in Digital Signal Processing. N.Y., IEEE Press, 1986. 418 p.

35. Акритас А. Г. Основы компьютерной алгебры с приложениями. – М.: Мир. 1994. 544 с.

36. Кнут Д. Э. Искусство программирования: Т. 2.: Получисленные алгоритмы. – М.: Издательский дом «Вильямс», 2001. 832 с.

37. Cheung R.C.C., Duquesne S., Fan J., Guillermin N., Verbauwhede I., Yao G.X. FPGA Implementation of Pairings Using Residue Number System and Lazy Reduction // Cryptographic Hardware and Embedded Systems – CHES 2011. CHES 2011. Lecture Notes in Computer Science, vol 6917. Springer, Berlin, Heidelberg. 2011. P. 421-441.

38. Ivanov V., Stoilov T. Design and Implementation of Moving Average Calculations with Hardware FPGA Device // Advanced Computing in Industrial Mathematics. BGSIAM 2017. Studies in Computational Intelligence, vol 793. Cham, Springer. 2019. P. 189-197

### References

1. Popov S. A. The robot shoots first. *Voenno-promyshlennyi kurer*, 2016, no. 7 (622). Available at: https://vpk-news.ru/articles/29352.html (accessed 5 September 2019) (in Russian).

2. Chervyakov N. I., Lyakhov P. A., Shulzhenko K. S. Methods of Solving the Pattern Recognition Problem Using Residue Number System. *Science. Innovation. Technology*, 2014, no. 3, pp. 40-54 (in Russian).

3. Galanina N. A. The Design of Nonrecursive Digital Filters Using Remain Class System. *Vestnik Chuvashskogo Universiteta*, 2009, no. 2, pp. 193-200 (in Russian).

4. Shubinskij I. B. *Nadjozhnye otkazoustojchivye informacionnye sistemy*. *Metody sinteza* [Reliable Fault-Tolerant Information Systems. Synthesis Methods]. Moscow, Zhurnal Nadjozhnost' Publ., 2016. 546 p. (in Russian).

5. Tjurin S. F., Prohorov A. S. Obespechenije radiacionnoj stojkosti cifrovyh mikroshem putem rezervirovanija [Ensuring radiation firmness of digital chips by reservation]. *Vestnik Voronezhskogo Universiteta. Serija: Sistemnyj Analiz i Informacionnye Tehnologii*, 2017, no. 3, pp. 42-54 (in Russian).

6. Ryzhkin A. A., Sljusar' B. N., Shuchev K. G. *Osnovy teorii nadjozhnosti: Uchebnoe posobie* [Foundations of Dependability Theory: Tutorial]. Rostov-on-Don, Don State Technical University Publishing center, 2002. 182 p. (in Russian).

7. Akushskij I. Ja., Judickij D. I. *Mashinnaja arifmetika v ostatochnyh klassah* [Machine Arithmetic in Residual Classes]. Moscow, Sov. Radio Publ., 1968. 440 p. (in Russian).

8. Torgashev V. A. *Sistema ostatochnyh klassov i nadjozhnosť CVM* [Residue Number System and DCM Dependability]. Moscow, Soviet Radio, 1973. 120 p. (in Russian).

9. Amerbaev V. M. *Teoreticheskie osnovy mashinnoj arifmetiki* [Theoretical Foundations of Machine Arithmetic]. Alma-Ata, Science Publ., 1976. 324 p. (in Russian).

10. Krasnobaev V. A. *Metody povyshenija nadjozhnosti specializirovannyh* JeVM, system i sredstv svjazi [Specialized Computers, Systems and Communication

Means Increase Dependability Methods]. Kharkiv, USSR Ministry of Defence, 1990. 120 p. (in Russian).

11. Chervyakov N. I., Sakhnuk P. A., Shaposhnikov A. V., Ryadnov S. A. *Moduljarnye parallel'nye vychislitel'nye struktury nejroprocessornyh system* [Modular parallel computing structures of neuroprocessor systems]. Moscow, Fizmatlit Publ., 2003. 288 p. (in Russian).

12. Chervyakov N. I., Sakhnuk P. A., Shaposhnikov A. V., Makoha A. N. *Nejrokompjutery v ostatochnyh klassah. Kniga 11* [Neurocomputers in Residual Classes. Book 11]. Moscow, Radiotehnika Publ., 2003. 272 p. (in Russian).

13. Chervyakov N. I., Lyakhov P. A. RNS-Based Image Processing. In: Molahosseini A. S., de Sousa L. S., Chang C. H. (eds) *Embedded System Design with Special Arithmetic and Number Systems*. Cham, Springer, 2017. 389 p.

14. Chervyakov N. I., Lyakhov P. A., Babenko M. G. Digital filtering of images in a residue number system using finite-field wavelets. *Automatic Control and Computer Sciences*, 2014, vol. 48, no. 3, pp. 180-189.

15. Ye R., Wang H., Zhou X., Yan B., Boukerche A. Resident: A reliable residue number system-based data transmission mechanism for wireless sensor networks. *Wireless Networks*, 2018, vol. 24, no. 2, pp. 597-610.

16. Jain A., Pitchika E. D., Bharadwaj S. An Exploration of FPGA Based Multilayer Perceptron Using Residue Number System for Space Application. 14<sup>th</sup> *IEEE International Conference on Signal Processing Proceedings, ICSP-2018.* Beijing, 2019, pp. 1050-1055.

17. Tay T. F., Chang C. H. A non-iterative multiple residue digit error detection and correction algorithm in RRNS. *IEEE Transactions on Computers*, 2016, vol. 65, no. 2, pp. 396-408.

18. Belghadr A., Jaberipur G. FIR filter realization via deferred end-around carry modular addition. *IEEE Transactions on Circuits and Systems. Part 1: Regular Papers*, 2018, vol. 65, no. 9, pp. 2878-2888.

19. Chang C. H. Tay T. F., Molahosseini A. S., Zarandi A. A. E. Residue number systems: A new paradigm to datapath optimization for low-power and high-performance digital signal processing applications. *IEEE Circuit and Systems Magazine*, 2015, vol. 15, no. 4, pp. 26-44.

20. Krasnobaev V. A., Koshman S. A. A method for operational diagnosis of data represented in a residue number system. *Cybernetics and Systems Analysis*, 2018, vol. 54, no. 2, pp. 336-344.

21. Omondi A., Premkumar B. *Residue Number Systems: Theory and Implementation*. London, Imperial college Press., 2007. 296 p.

22. Finko O. A. *Moduljarnaja arifmetika parallel'nyh logicheskih vychislenij. Monografija* [Modular Arithmetic of Parallel Logic Computing. Monography]. Moscow, Trapeznikov Institute for Management Problems of the Russian Academy of Sciences Publ., 2003. 224 p. (in Russian).

23. Finko O. A. Check and Reconfiguration of Analog-to-Digital Devices Operating in the System of Residual Classes. *Engineering Simulation*, January 2001, vol. 18, pp. 531-543.

24. Kremer N. Sh. *Probability Theory and Mathematical Statistics. Second Edition.* Moscow, UNITY-DANA Publ., 2004. 573 p. (in Russian).

25. Krasnobaev V. A. Nadjozhnostnaya model' JeVM v sisteme ostatochnyh klassov [Reliable Computer Model in Residual Number System]. *Elektronnoe modelirovanie*, 1985, vol. 7, no 4, pp. 44-46 (in Russian).

26. Kopytov V. V., Petrenko V. I., Sidorchuk A. V. *Ustrojstvo dlja formirovanija ostatka po proizvol'nomu modulju ot chisla* [The Device for Forming a Remainder Modulo an Arbitrary Number]. Patent for invention, no. RU 2445730 C2, 2012 (in Russian).

27. Petrenko V. I., Zhuk A. P., Kuz'minov Ju. V., Tebueva F. B. To the question of assessing the complexity of construction and speed of multi-bit parallel adders modulo with sequential transfer. *Modern Problems of Science and Education*, 2013, no. 5. Available at: http://www.science-education.ru/ru/article/view?id=10668 (accessed 6 September 2019) (in Russian).

28. Petrenko V. I., Kuz'minov Ju. V. *Ustrojstvo dlja umnozhenija chisel po proizvol'nomu modulju* [The Device for multiplying Numbers by an Arbitrary Module]. Patent for invention, no. RU 2316042 C1, 2008 (in Russian).

29. Maljugin V. D. *Parallel'nye logicheskie vychislenija posredstvom arifmeticheskih polinomov* [Parallel Logic Computings Using Arithmetic Polynomials]. Moscow, Science Publ., 1997. 192 p. (in Russian).

30. Fin'ko O. A. Modular Forms of a Systems of *k*-valued Logic Functions. *Automation and Remote Control*, 2005, no. 7, pp. 66-86 (in Russian).

31. Kuharev G. A., Shmeko V. P., Zajceva E. N. *Algoritmy i sistolicheskie processory dlja obrabotki mnogoznachnyh dannyh* [Algorithms and Systolic Processors for Multi-valued data Processing]. Minsk, Science and Technology Publ., 1990. 295 p. (in Russian).

32. Kravchenko V. F., Krot A. M. Metody i mikrojelektronnye sredstva fil'tracii signalov i izobrazhenij na osnove teoretiko-chislovyh cifrovoj preobrazovanij [Methods and Microelectronic Means for Digital Filtering of Signals Number-Theoretical and Images Based on Transforms]. Zarubezhnaia radiojelektronika. Uspehi sovremennoj radiojelektroniki, 1997, no. 6, pp. 3-31 (in Russian).

33. McClellan J. H., Rader C. M. *Number Theory in Digital Signal Processing*. New Jersey, Prentice-Hall, 1979. 276 p.

34. Soderstrand M. A., Jenkins W. K., Jullien G. A., Tailor F. J. *Residue Number System Arithmetic: Modern Applications in Digital Signal Processing.* N.Y., IEEE Press, 1986. 418 p.

35. Akritas A. G. *Elements of Computer Algebra with Applications*. N.Y., Wiley-Interscience, 1989. 448 p.

36. Knuth D. E. *The Art of Computer Programming. Vol. 2. Seminumerical Algorithms. 3-rd edition.* Massachusetts, Addison-Wesley Publ., 1997. 762 p.

37. Cheung R. C. C., Duquesne S., Fan J., Guillermin N., Verbauwhede I., Yao G. X. FPGA Implementation of Pairings Using Residue Number System and Lazy Reduction. *Cryptographic Hardware and Embedded Systems – CHES 2011*. CHES 2011. Lecture Notes in Computer Science, vol 6917. Springer, Berlin, Heidelberg. 2011. pp. 421-441.

38. Ivanov V., Stoilov T. Design and Implementation of Moving Average Calculations with Hardware FPGA Device. *Advanced Computing in Industrial Mathematics*. *BGSIAM 2017*. Studies in Computational Intelligence, vol 793. Cham, Springer. 2019. pp. 189-197.

### Статья поступила 6 ноября 2019 г.

### Информация об авторах

Захаров Иван Леонидович – соискатель ученой степени кандидата технических наук. Адъюнкт специальной кафедры. Краснодарское Высшее военное училище имени генерала армии С. М. Штеменко. Область научных интересов: вычислительная техника, комплексы, системы и сети. E-mail: zakharovivanl@yandex.ru

Финько Олег Анатольевич – доктор технических наук, профессор. Академический советник. Российская академия ракетных и артиллерийских наук. Профессор специальной кафедры. Краснодарское Высшее военное училище имени генерала армии С. М. Штеменко. Область научных интересов: информационная безопасность и параллельные вычисления в алгебраических структурах; функциональный контроль и обеспечение отказоустойчивости средств обработки информации; контроль целостности и имитозащита данных. E-mail: ofinko@yandex.ru

Адрес: 350063, Россия, г. Краснодар, ул. Красина, 4.

### A reliability function calculation of onboard modular specialized computers and structural and time redundancy systems

### I. L. Zakharov, O. A. Finko

**Problem definition.** The effectiveness of pilotless aircraft application is directly connected with quantity and complexity of solvable tasks requirements growth, in particular, specific data flows processing and their transfer in communication radio channels, and also with autonomous functioning terms increase. The quantity and the variety of prospecting information multiline reception sensors (in optical, infrared, decimeter, etc. wave bands) increase. For information processing algorithms of compression, recognition and filtration of images and signals are implemented. All this leads to requirements increase, not only to onboard information processing computing means performance, but also to the level of means energy consumption and dependability. It has to be reached on the one hand by the high level of information processing overlapping, realized by the onboard computing system, and on the other hand by the developed methods of fault tolerance ensuring at rigid restrictions for energy consumption level. The solution of objectives with the only use of various redundancy (duplication, triplication) methods does not allow to provide the energy consumption level which, in turn, should conform to the necessary requirements, which imposed to perspective unmanned aerial vehicles (UAV) terms of autonomous functioning. Purpose. Ensuring the required dependability level of onboard high-performance UAV system of specialized computers (SC) with limited hardware expenses is the purpose of the work. Methods. For digital images and signals processing algorithms realization methods of multimodular number-theoretic transformations and methods of creation of failure-safe computing structures with structural and time redundancy are attracted. Methods of excess modular arithmetic allow to realize the sliding redundancy (standby redundancy) effect without use of switches. Novelty.

The combination of structural and time redundancy allows to reach the structure of hardware (and the reduction of energy consumption of SC in comparison with traditional methods of ensuring dependability) due to ensuring more exact compliance of UAV SC structure to a failures model. Proportions and indicators of structural and time redundancy are defined with statistical features of long-term and short-term failures (interruptions). The model of a universal processor element which is carrying out calculations on known various modules is developed for the organization of structural and time redundancy of modular SC (MSC). The representation of multivalued logical functions in the arithmetic polynoms modular forms format is the cornerstone of the element's construction. **Results**: 1) the structurally functional model of MSC with structural and time redundancy allowing to carry out high-performance calculations on parallel computing channels (CC) and having rather the greatest fault tolerance; 2) the structural model of the SC onboard system with the sliding redundancy, components of which are uniform MSC with structural and time redundancy; 3) the structural model of the processor element which is carrying out calculations on any module; 4) the MSC with structural and time redundancy reliability function (RF) calculation method. It is shown that for the system consisting of five 64-digit SC, advantage of the developed hardware expenses reduction decision in comparison with traditional made 2,4 times; mean operating time to failure increased by 3,071 times. Practical relevance. The received results allow to create the UAV SC onboard systems with in advance set dependability measures at restrictions for the hardware expenses and energy consumption. It, in turn, has to provide up state of the UAV SC onboard system as for the term of autonomous functioning (time of a target departure), as for the general period of operation (increased resource).

*Keywords*: onboard specialized computer, residue number system, modular arithmetic, unmanned aerial vehicle, robotic complex, dependability of computers and systems.

### **Information about Authors**

*Ivan Leonidovich Zakharov* – postgraduate student of special Department. Krasnodar higher military school named after general of army S. M. Shtemenko. Field of research: computer engineering, complexes, systems and networks. E-mail: zakharovivanl@yandex.ru

*Oleg Anatolyevich Finko* – doctor of engineering, professor. Academic Advisor. Russian Academy of Rocket and Artillery Sciences. Field of research: information security and parallel computing in algebraic structures, functional control and fault tolerance of information processing, integrity control and data protection. Email: ofinko@yandex.ru

Address: Russia, 350063, Krasnodar, Krasina street, 4.